

## **SYNTHESIZER RECEIVER**

### **2. Claim**

- (1) A synthesizer receiver, comprising:
  - an input tuning circuit installed in a high-frequency amplifier;
  - a synthesizer tuner;
  - a variable oscillator installed in the synthesizer tuner and oscillating at the same frequency as a reception frequency;
  - a fixed oscillator oscillating at an intermediate frequency; and
  - a frequency mixer obtaining a local oscillator frequency by mixing the reception frequency and the intermediate frequency,wherein the variable oscillator is installed in a phase-locked loop (PLL) installed in the synthesizer tuner, and a frequency control signal supplied from the PLL to the variable oscillator is also supplied to the input tuning circuit.

# 公開実用 昭和64— 48941

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

昭64— 48941

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和64年(1989)3月27日

H 04 B 1/26  
H 03 J 3/32

R—7251—5K  
6866—5K

審査請求 未請求 (全 頁)

⑮ 考案の名称 シンセサイザ受信機

⑯ 実 願 昭62— 144792

⑰ 出 願 昭62(1987)9月22日

⑱ 考 案 者 高 橋 育 郎 東京都台東区池之端1丁目2番11号 アイワ株式会社内  
⑲ 考 案 者 三 好 達 夫 東京都台東区池之端1丁目2番11号 アイワ株式会社内  
⑳ 出 願 人 アイワ株式会社 東京都台東区池之端1丁目2番11号  
㉑ 代 理 人 弁理士 山口 邦夫

## 明 細 書

### 1. 考案の名称

シンセサイザ受信機

### 2. 実用新案登録請求の範囲

(1) 高周波増幅器に設けられた入力同調回路と、  
シンセサイザチューナと、

このシンセサイザチューナ内に設けられた受信周波数と同一の周波数を発振する可変発振部と、中間周波数を発振する固定発振部と、受信周波数と中間周波数とを周波数混合して局部発振周波数を得る周波数混合器とを有し、

上記可変発振部は上記シンセサイザチューナに設けられたPLL内に組み込まれ、

上記可変発振部に供給される上記PLLからの周波数制御信号が入力同調回路の周波数制御信号としても供給されるようになされたことを特徴とするシンセサイザ受信機。

### 3. 考案の詳細な説明

431

〔産業上の利用分野〕

この考案は、シンセサイザチューナを有したシンセサイザ受信機、特にトラッキングエラーをなくしたシンセサイザ受信機に関する。

〔従来技術〕

スーパーヘテロダイン受信機は、周知のように受信周波数を所定の中間周波数に変換して検波するようしたものである。

この種のスーパーヘテロダイン受信機として、シンセサイザチューナを使用したシンセサイザ受信機を例示するならば、これは第3図のように構成されている。

アンテナより給電された高周波信号は高周波増幅器2に供給されて、所定の受信周波数が同調出力され、これがシンセサイザ発振器1( )よりミキサ11に供給されて、所定の中間周波数に変換される。

中間周波出力は中間周波増幅回路3を介して検波器4に供給されて、その検波出力である音声信号はアンプ5を経てスピーカ6に供給される。

シンセサイザ発振器 10 は周知のように、可変発振器 12 を有し、その発振出力が PLL 14 に供給され、この PLL 14 で得られた周波数制御信号が可変発振器 12 の周波数制御部（共振回路）13 に供給される。

従って、マイクロコンピュータ 17 で指定された所定の周波数をもって発振するように PLL 14 が制御され、そして可変発振器 12 が制御されるものである。可変発振器 12 の発振出力、つまり局部発振周波数は上述したミキサ 11 に供給される。この局部発振周波数  $f_{osc}$  は、

局部発振周波数  $f_{osc}$

$$= \text{受信周波数 } f_{RF} \pm \text{中間周波数 } f_{IF}$$

となるように制御される。

一方、可変発振器 12 に供給された周波数制御信号が、入力同調回路 20 にも同じくその周波数制御信号として供給される。入力同調回路 20 では、その同調周波数が受信周波数となるように制御されるものである。

21, 22 は夫々可変容量素子（可変容量ダイ

オード)を示し、これらは同一特性のものが使用される。

[ 考案が解決しようとする問題点 ]

ところで、スーパーヘテロダイン受信機では、上述したようにミキサ11に供給される局部発振周波数は、常に受信周波数と中間周波数の和または差分を保持する必要がある。このような周波数関係に調整するためのトラッキング調整は、全ての受信帯域においてなされるのが理想的である。

しかし、以下の理由によって全ての周波数帯域においてトラッキング調整をとることは不可能である。

上述したようにシンセサイザ発振器10においては、その周波数制御部13及び入力同調回路20に設けられた可変容量素子21、22は、同一容量及び同一容量特性のものが使用される。

しかし、同一の周波数制御信号によって制御される入力同調回路20と可変発振器12の周波数制御部13とでは、制御すべき周波数が中間周波数分だけ相違する。従って、入力同調回路20と



可変発振器 1 2 の周波数制御部 1 3 とでは、自ずと夫々の発振定数が相違することになる。

これが原因で、入力同調回路 2 0 における周波数制御信号に対する周波数変化特性と、同じく可変発振器 1 2 の周波数制御部 1 3 における周波数制御信号に対する周波数変化特性とが、異なった特性となり、一部の周波数のみでしか両特性が一致しない。

一致点は、周知のように 3 点である。従って、これ以外の周波数領域では、局部発振周波数を受信周波数と中間周波数との和若しくは差分とすることができず、トラッキングエラーが発生してしまう。

なお、上述したトラッキングエラーは、別の観点から考察すると、次のようになる。

A M ラジオ放送を例示するならば、受信周波数帯域は 5 2 2 ~ 1 6 1 1 K H z であり、中間周波数は 4 5 0 K H z であるから、受信周波数の展開比は、

受信周波数展開比

= 受信最高周波数 / 受信最低周波数

$\approx 3.09$

となる。しかし、局部発振周波数（可変発振器 1  
2 の発振周波数）の展開比は、

局部発振周波数展開比

= 局部発振最高周波数 / 局部発振最低周波数

$\approx 2.12$

となる。

このように展開比が相違すると、調整点 3 点以外ではトラッキングエラーが発生する。これは、人力同調回路 20 での受信周波数と、ミキサ 11 における受信周波数とがずれてしまうためであって、そのずれは上述した原因に基づいて発生するものである。

トラッキングエラーが発生すると、受信感度が劣化したり、イメージ妨害比や I/F 妨害比が劣化してしまう。

そこで、この考案ではこのような従来の問題点を解決したものであって、受信周波数帯域の全てにわたってトラッキングエラーをなくしたシンセ



サイザ受信機を提案するものである。

〔問題点を解決するための技術的手段〕

上述の問題点を解決するため、この考案においては、高周波増幅器に設けられた入力同調回路と、シンセサイザチューナと、このシンセサイザチューナ内に設けられた受信周波数と同一の周波数を発振する可変発振部と、中間周波数を発振する固定発振部と、受信周波数と中間周波数とを周波数混合して局部発振周波数を得る周波数混合器とを有し、可変発振部はシンセサイザチューナに設けられたPLL内に組み込まれ、可変発振部に供給されるPLLからの周波数制御信号が入力同調回路の周波数制御信号としても供給されるようになされたことを特徴とするものである。

〔作用〕

この構成において、可変発振部40では受信周波数を発振するようにマイクロコンピュータ17からPLL14が制御され、PLL14からの周波数制御信号によって制御される。

一方、固定発振部50の発振周波数は中間周波

数に選定され、この中間周波数と受信周波数が周波数混合器60に供給されて周波数混合される。

従って、この周波数混合器60からは受信周波数に対する中間周波数の和若しくは差分の周波数、つまり局部発振周波数が出力される。

局部発振周波数は同調回路70によってその何れかの周波数が抽出される。実施例では和（上側発振）の周波数が局部発振周波数として出力される。

P L L 14から出力された周波数制御信号は入力同調回路20にも、同じくその周波数制御信号として供給される。

この周波数制御信号によって入力同調回路20は受信周波数に同調されることになる。

ここで、可変発振部40も入力同調回路20も共に、同一の共振周波数となるように制御されるものであるから、夫々の展開比も同じになる。

可変発振部40と入力同調回路20の同調周波数は受信周波数と同じである。

シンセサイザ発振器10の出力は可変発振部4

〇の受信周波数に対して固定発振部５〇の周波数、つまり中間周波数分だけ差をもつので、入力同調回路２〇の周波数とシンセサイザ発振器１〇の周波数は常に中間周波数の差をもつことになる。

この関係は、如何なる受信周波数においても確保される。

従って、どのような周波数帯であってもトラッキングエラーは発生しない。

#### 〔実 施 例〕

続いて、この考案に係るシンセサイザ受信機の一例を第１図を参照して詳細に説明する。

第３図と対応する部分には同一の符号を付して説明する。

シンセサイザ発振器１〇は可変発振部４〇、固定発振部５〇、周波数混合器６〇及び同調回路７〇によって構成される。マイクロコンピュータ１７の出力はPLL１４を制御して、PLL１４から周波数可変部４２にその周波数制御信号を供給する。

可変発振部４〇は、増幅手段などで構成された

発振本体部 4 1 と、周波数可変部 4 2 と、P L L 1 4 とで構成される。

周波数可変部 4 2 は可変容量素子 4 3 とインダクタンス素子 4 4 及びコンデンサ 4 5 よりなるタンク回路として構成され、上述した周波数制御信号が可変容量素子 4 3 の制御電圧として供給される。

発振周波数 ( $f_{RF}$ ) の一部は P L L 1 4 に供給されてクロースドループが形成されているから、周波数可変部 4 2 に印加される周波数制御信号によって、可変発振部 4 0 から常に受信周波数と同一の周波数が発振される。

シンセサイザ発振器 1 0 には、さらに固定発振部 5 0 が設けられている。

固定発振部 5 0 は中間周波数を得るために設けられたものであって、5 1 は増幅手段などで構成された発振本体部であり、またこの例では発振素子 5 2 として水晶振動子が使用されている。

固定発振部 5 0 から出力された中間周波数と、可変発振部 4 0 から出力された受信周波数とは周



波数混合器60において周波数混合される。周波数混合器60からは受信周波数と中間周波数との和若しくは差分の周波数が得られ、これが同調回路70で受信周波数と中間周波数との和若しくは差分の周波数の何れかが抽出される。

実施例では、和分の周波数が抽出される。この和分の周波数が局部発振周波数としてミキサ11に供給されるものである。

同調回路70は図示するように、可変容量素子71とインダクタンス素子（トランスの一次側を使用）72のタンク回路として構成される。

同調回路70に可変容量素子71を使用したのは、可変発振部40からの受信周波数に合わせて同調周波数を変更する必要があるからである。

そのため、PLL14の出力である周波数制御信号がこの可変容量素子71にその制御信号として印加される。

周波数制御信号はさらに入力同調回路20にも供給されて、受信周波数に同調制御される。

入力同調回路20も可変容量素子22、インダ

クタンス素子 37 及びコンデンサ 38 で構成されたタンク回路が使用される。

上述した周波数可変部 42、同調回路 70 及び入力同調回路 20 に設けられた可変容量素子 43、71 及び 22 は同一の値、同一の特性を有する素子を使用される。また、周波数可変部 42、同調回路 70 及び入力同調回路 20 に設けられたインダクタンス素子 44、72 及び 37、そしてコンデンサ 45 及び 38 の夫々は、何れも同一の値、同一の特性を有する素子を使用される。

なお、可変発振部 40 及び固定発振部 50 及び同調回路 70 からの各発振出力によるスプリアス妨害などが発生しないように、夫々の発振出力は微弱にするか、若しくは可変発振部 40、固定発振部 50 及び同調回路 70 によって構成されるシンセサイザ発振器 10 全体がシールドされる。

可変発振部 40 に設けられた PLL 14 は、受信機本体の制御を司るマイクロコンピュータ 17 によって制御される。

中間周波増幅回路 3 の出力の一部は信号検出器

16に供給されて、同調時の中間周波信号が検出される。この検出信号がマイクロコンピュータ17に取り込まれて、選局のための周波数掃引信号が固定されるなどの処理が実行される。

また、受信時は受信周波数が中間周波数に変換されて出力されるような局部発振周波数が得られるように、PLL14に対して受信指令信号がマイクロコンピュータ17から送出されることになる。

ここで、可変発振部40、入力同調回路20及び同調回路70の夫々には、同一の周波数制御信号が共通に供給されて、入力同調回路20に対しては常に、受信周波数に同調するような周波数制御が行なわれ、シンセサイザ発振器10に対しては、常に受信周波数を受信できるようにするための局部発振周波数が得られるように、PLL14の出力によって制御されるものである。

このように、入力同調回路20では受信周波数に一致するようにその同調周波数が制御され、同じ周波数制御信号によって受信周波数と局部発振

周波数とが、常に一定の中間周波数差をもってコントロールされることになる。この関係は、如何なる受信周波数においても確保される。

従って、可変発振器40から得られる受信周波数と、入力同調回路20の同調周波数、つまり受信周波数（ミキサ11に入力される受信周波数）とが同一となる。その結果、局部発振周波数は受信周波数と中間周波数との和若しくは差分を常時保持することになるから、どのような周波数帯であってもトラッキングエラーは発生しない。

この考案に係る上述した構成を上述した展開比を基準として考察してみよう。

可変発振部40も、入力同調回路20も共に同一の受信周波数を発振するように制御されるものであることから、上述したように可変容量素子22, 43及び71は、夫々同一容量で、同一の容量特性をもった素子が使用される。同様にして、タンク回路を構成するインダクタンス素子37, 44及び72も共に、そのインダクタンス値が等しい素子が使用される。



そのため、夫々の共振回路の同調周波数が等しくなる。従って、少なくとも周波数可変部 42 と入力同調回路 20 における同調周波数の展開比が等しくなる。この関係は全ての周波数帯に対して満足する。

このことは、換言するならば、全ての周波数においてトラッキングエラーが発生しないことを意味する。

ところで、シンセサイザ発振器 10 内に設けられた可変発振部 40 も、本来ならば PLL 構成となされる。

すなわち、一般的には第 2 図のように構成されるはずである。

同図において、マイクロコンピュータ 17 からは入力同調回路 20 に対して発振回路 30 を介して同調指示用の周波数制御信号が送出される。

発振回路 30 は受信周波数と同一の周波数を常に発振するように構成されたもので、PLL 構成である。

従って、可変発振器 31 を有し、その発振出力

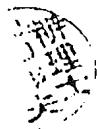
(その発振周波数は  $f_{RF'}$ ) が PLL 32 に供給され、PLL 32 からの出力は可変発振器 31 に設けられた同調部 35 に、その周波数制御信号として印加される。

発振出力によるスプリアス妨害などが発生しないように、発振出力は微弱にするか、若しくはこの発振回路 30 全体がシールドされる。

同調部 35 に供給される周波数制御信号が入力同調回路 20 の同調用の周波数制御信号としても供給される。

ここで、発振回路 30 には常に受信周波数を発振するように、マイクロコンピュータ 17 から制御信号が供給される。つまり、シンセサイザチューナ 10 に対しては、指定した放送局を受信するための周波数制御信号（選局制御信号）が送出される。

これに対して、発振回路 30 の PLL 32 には指定した放送局の受信周波数が発振されるように、中間周波数だけ高い、または低い周波数制御信号が送出されるものである。



従って、可変発振器 12 の局部発振周波数と発振回路 30 の発振周波数とは、一定の中間周波数差をもってコントロールされている。

受信周波数と発振回路 30 の発振周波数とが等しいということは、受信周波数と局部発振周波数とが、常に一定の中間周波数差をもってコントロールされることになる。この関係は、如何なる受信周波数においても確保される。

このように、第 2 図の構成によれば、シンセサイザ発振器 10 と発振回路 30 の夫々に PLL が使用されることになる。

しかし、この考案の実施例では、局部発振周波数を得るシンセサイザ発振器 10 に設けられた PLL を可変発振部 40 の PLL としても使用できるように構成されている。

従って、この構成によれば、PLL 系の共用化を達成できる。

なお、実装する場合には、部品の精度などによって、僅かに夫々の素子の値が相違することもある。その場合には、受信帯域の最高周波数と

最低周波数とを受信したときに、感度が最大となるようにインダクタンス素子が調整される。

これによって、夫々の共振定数が一致するため、同調周波数の展開比を等しくすることができる。

〔考案の効果〕

以上説明したように、この考案においては、受信周波数と同一の周波数を発振する可変発振部を設け、これに供給される周波数制御信号を入力同調回路20の周波数制御信号として、共通に使用するように構成したものである。

これによれば、可変発振部40より得られる受信周波数は、入力同調回路20の同調周波数である受信周波数にほぼ完全に一致する。

夫々の受信周波数が等しいということは、展開比を一定に保持でき、受信周波数と固定発振部の混合により局部発振周波数が得られるため、受信周波数と局部発振周波数とが、常に一定の中間周波数差をもってコントロールされることになる。

この関係は、如何なる受信周波数においても確保される。



従って、どのような周波数帯であってもトラッキングエラーは発生しない。

それ故、この考案によればトラッキングエラーによって生じる感度の劣化、イメージ妨害比やI F妨害比の劣化を改善できる特徴を有する。

従って、この考案に係るシンセサイザ受信機は上述したようなマイコン制御によるシンセサイザチューナを搭載したシンセサイザ受信機に適用して極めて好適である。

#### 4. 図面の簡単な説明

第1図はこの考案に係るシンセサイザ受信機の一部の一例を示す接続図、第2図はこの考案の説明に供するシンセサイザ受信機の接続図、第3図は従来のシンセサイザ受信機の接続図である。

- 1 . . . シンセサイザ受信機
- 10 . . . シンセサイザ発振器
- 14 . . . PLL
- 17 . . . マイクロコンピュータ

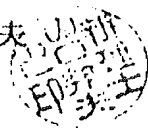


# 公開実用 昭和64-48941

- 20 . . . 入力同調回路
- 40 . . . 可変発振部
- 42 . . . 周波数可変部
- 50 . . . 固定発振部
- 60 . . . 周波数混合器
- 70 . . . 同調回路

実用新案登録出願人 アイワ 株式会社

代理人 弁理士 山口 邦夫

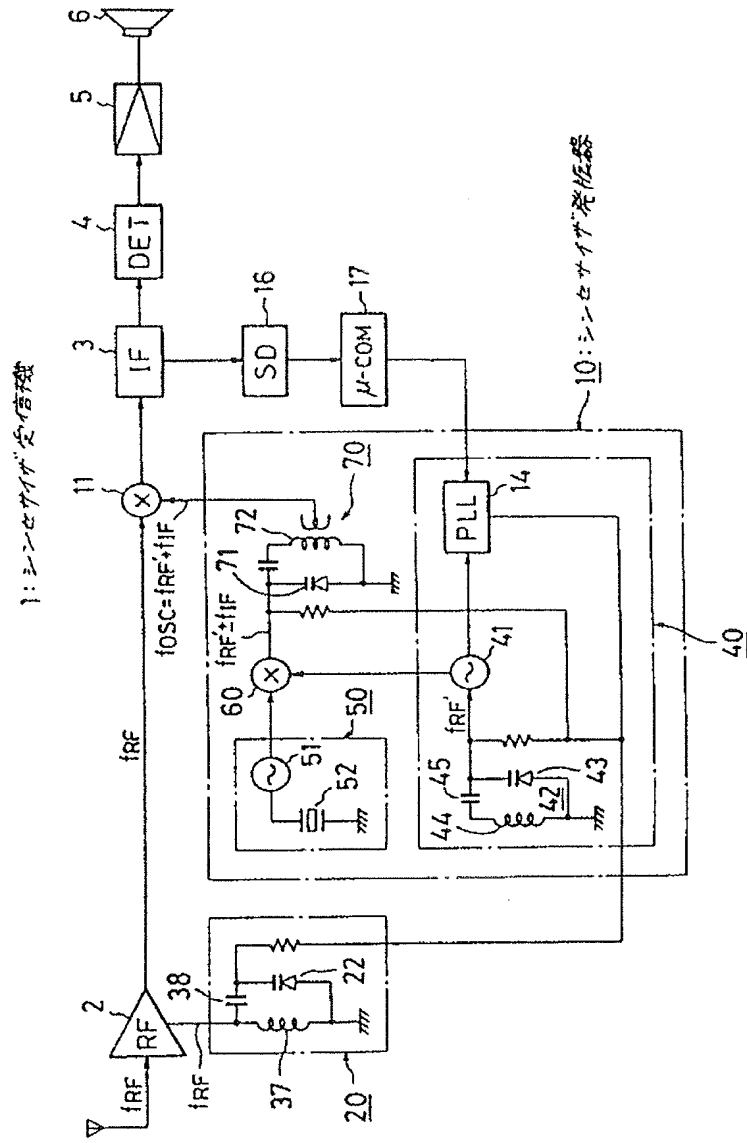


450

20

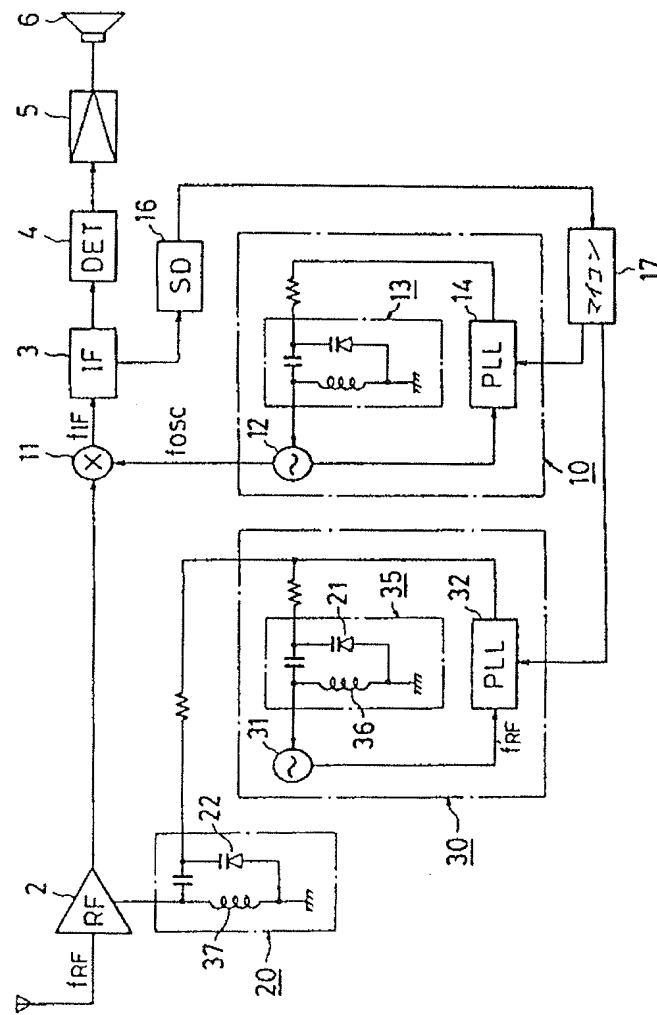


第 1 図



第 2 図

1: シンセサイザ受信機





第 3 図

1: シンセサイザ受信機

